

DIALOG(R)File 351:Derwent WPI  
(c) 2005 Thomson Derwent. All rts. reserv.

015017362 \*\*Image available\*\*

WPI Acc No: 2003-077879/200308

XRPX Acc No: N03-060499

**Method for non-volatile storage of data in processor systems allowing updating of the operating system, etc., for use in portable devices such as PDAs, wherein flash memory contents are written to RAM prior to its re-writing**

Patent Assignee: SIEMENS SCHWEIZ AG (SIEI )

Inventor: JOERG T; MARTIN S; SCHWEIZER W

Number of Countries: 026 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
-----------	------	------	-------------	------	------	------

EP 1260907	A1	20021127	EP 2001124655	A	20011016	200308 B
------------	----	----------	---------------	---	----------	----------

Priority Applications (No Type Date): EP 2001124655 A 20011016

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
-----------	------	-----	----	----------	--------------

EP 1260907	A1	G	10	G06F-012/06	
------------	----	---	----	-------------	--

Designated States (Regional): AL AT BE CH CY DE DK ES FI FR GB GR IE IT

LI LT LU LV MC MK NL PT RO SE SI TR

Abstract (Basic): EP 1260907 A1

NOVELTY - Method for data storage in memory units that are divided into volatile memory (RAM3) and non-volatile re-writable memory (Flash1, Flash2) units. The flash memory is written to in blocks that can be individually deleted. Flash memory is selected using control lines (CS1, CS2) and during updating or uploading of an operating system the contents of the flash memory (flash1) are copied into the RAM so that new non-volatile data can be written to the flash memory.

USE - Memory management in portable devices such as PDAs that have only reduced storage and processing capacity due to the necessity that they have only low power usage.

ADVANTAGE - With the inventive memory management system reliable operating system or application updates are undertaken by re-writing of flash memory.

DESCRIPTION OF DRAWING(S) - Figure shows a memory arrangement for use with the inventive method.

flash memory (Flash1, Flash2)

RAM memory (RAM3)

memory control lines (CS1-CS3)

flash memory blocks. (B11-B1n; B21-B2n)

pp; 10 DwgNo 1/3

Title Terms: METHOD; NON; VOLATILE; STORAGE; DATA; PROCESSOR; SYSTEM; ALLOW ; UPDATE; OPERATE; SYSTEM; PORTABLE; DEVICE; FLASH; MEMORY; CONTENT; WRITING; RAM; PRIOR; WRITING

Derwent Class: T01

International Patent Class (Main): G06F-012/06

International Patent Class (Additional): G06F-009/445

File Segment: EPI

Manual Codes (EPI/S-X): T01-H01B3; T01-H05B2; T01-M06A1A

?



Europäisches Patentamt  
European Patent Office  
Office européen des brevets



(11) **EP 1 260 907 A1**

(12) **EUROPÄISCHE PATENTANMELDUNG**

(43) Veröffentlichungstag:  
27.11.2002 Patentblatt 2002/48

(51) Int Cl.<sup>7</sup>: **G06F 12/06**, G06F 9/445

(21) Anmeldenummer: **01124655.0**

(22) Anmeldetag: **16.10.2001**

(84) Benannte Vertragsstaaten:  
**AT BE CH CY DE DK ES FI FR GB GR IE IT LI LU  
MC NL PT SE TR**  
Benannte Erstreckungsstaaten:  
**AL LT LV MK RO SI**

• **Jörg, Thomas**  
8049 Zürich (CH)  
• **Martin, Stefan**  
4600 Olten (CH)

(71) Anmelder: **Siemens Schweiz AG**  
8047 Zürich (CH)

(74) Vertreter: **Berg, Peter, Dipl.-Ing. et al**  
European Patent Attorney,  
Siemens AG,  
Postfach 22 16 34  
80506 München (DE)

(72) Erfinder:  
• **Schweizer, Walter**  
8047 Zürich (CH)

(54) **Verfahren zur persistenten Speicherung von Daten**

(57) Flash-Prom-Speicherbausteine können blockweise gelöscht und wieder neu beschrieben werden. Das Beschreiben eines Blockes darf jedoch nicht von Lesezyklen auf den gleichen Baustein unterbrochen werden. Für ein Prozessorsystem, das vorzugsweise für tragbare Informations- und Kommunikationsgeräte vorgesehen ist, wird ein adressmässig zusammenhängenden Speicher vorgeschlagen, der in einen flüchtigen Schreiblesespeicher (RAM3) und einen nichtflüchtigen Lesespeicher (Flash1, Flash2) gegliedert ist. Der Lesespeicher (Flash1, Flash2) ist aus wenigstens zwei Speicherbausteinen (Flash1, Flash2) gebildet und je einzeln mit einer Steuerleitung (CS1, CS2) selektierbar. Beim Hochlauf des Prozessorsystems werden Teile des Betriebssystems vom ersten Lesespeicher (Flash1) in den Schreiblesespeicher (RAM3) kopiert, so dass in einem Block (B1j) des ersten Lesespeichers (Flash1) neu persistent zu speichernde Daten geschrieben werden können. Vorteilhafterweise enthalten die zu kopierenden Teile des Betriebssystems jene Prozeduren und Routinen, die häufig ausgeführt werden.

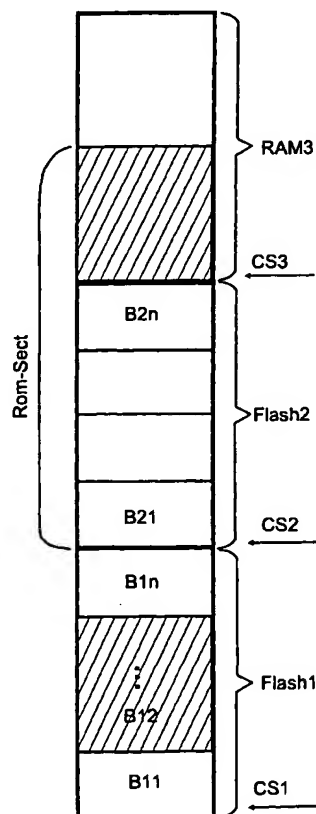


Fig. 1

EP 1 260 907 A1

## Beschreibung

[0001] Die vorliegende Erfindung betrifft ein Verfahren zur persistenten Speicherung von Daten nach dem Oberbegriff des Patentanspruchs 1.

[0002] Tragbare Informations- und Datenverarbeitungsgeräte - oft als sogenannte PDA's (Personal Digital Assistant) bezeichnet - können wegen zu hohem Energiebedarf aber auch aus Gründen der Dimensionierung nicht mit Massenspeichern in der Art von Festplatten versehen werden. Um auf solchen PDA's Anwendungen mit einer bei Personalcomputern ähnlichen Benutzeroberfläche und Funktionalität ablaufen zu können, ist nebst einer hohen Prozessorleistung auch ein relativ hoher Speicherbedarf notwendig. Das dafür erforderliche Betriebssystem wie auch die Anwendungsprogramme selber müssen deshalb auf nichtflüchtigen Speicherbausteinen resident sein. Maskenprogrammierte Speicherbausteine haben den Nachteil, dass nur über einen Bausteinwechsel eine neue Version eines Programms installiert werden kann. Deshalb werden zunehmend sogenannte Flash-Prom-Speicherbausteine eingesetzt, deren typische Speicherkapazität einen Wert von 16 Mbyte aufweist. Flash-Prom-Bausteine sind dabei in Blöcken von z.B. 128 kByte organisiert. Ein solcher Block kann gesamthaft gelöscht und mit gegenüber herkömmlichen RAM-Bausteinen deutlich langsameren Schreibzyklen wieder neu beschrieben werden können. Zu beachten ist, dass nur etwa 100.000 solcher Löscho- und Schreibzyklen möglich sind.

[0003] In CH 686 749 ist ein Verfahren zur optimalen Nutzung des direkt adressierbaren Speicherbereichs eines Prozessorsystems beschrieben, bei dem die nach dem Hochlauf erforderlichen Programmteile von einem ROM-Baustein adressgleich in den RAM-Speicherbereich kopiert werden und anschliessend durch eine Speicherbankschaltung im ursprünglichen ROM-Speicherbereich auch Lesezyklen im RAM-Speicherbereich möglich werden.

[0004] In EP 0 955 588 A1 ist ein Verfahren für "garbage collection" offenbart, das besonders für Prozessorsysteme mit begrenzten Ressourcen geeignet ist; wobei unter dem Begriff "begrenzte Ressource" insbesondere die Beschränkungen durch die Verwendung von Flash-Prom-Speicherbausteinen subsummiert sind.

[0005] Mit der Verwendung von Flash-Prom-Speicherbausteinen können PDA's über eine Draht- oder Funkschnittstelle mit neuen Versionen des Betriebssystems, von Anwendungsprogrammen oder mit neuen Treibern versorgt werden, dieser Vorgang wird auch als Update bezeichnet. Dazu ist ein Dateisystem erforderlich, das einerseits den Zugriff auf die Blöcke von Flash-Prom-Speicherbausteinen handhaben kann und andererseits mit dem eingesetzten Betriebssystem kompatibel ist. Beispielsweise sind dazu beim Betriebssystem Windows CE Einträge in die sogenannte Registry vorzunehmen, die angeben, welche Treiber und Anwendungsprogrammen im betreffenden Prozessorsystem verfügbar sind. Die Speicherung der Einträge der Registry wie auch jene der Treiber und Anwendungsprogramme muss persistent sein, d.h. die Daten müssen einen ungewollten oder gegebenenfalls gewollten Ausfall der Energieversorgung überleben. Eine Implementierung von solchen Dateisystemen muss dabei berücksichtigen, dass auf einen Flash-Prom-Speicherbaustein nicht gleichzeitig Schreib- und Lesezyklen möglich sind. Dazu ist es erforderlich, einen Verriegelungsmechanismus zu implementieren.

[0006] Der vorliegenden Erfindung liegt daher die Aufgabe zugrunde, ein Verfahren zur persistenten Speicherung von Daten anzugeben, so dass Updates von Betriebssystem, Anwendungsprogrammen und von Treibern trotz der Beschränkungen bei der Verwendung von Flash-Prom-Speicherbausteinen zuverlässig vorgenommen werden können.

[0007] Diese Aufgabe wird durch die im Patentanspruch 1 angegebenen Massnahmen gelöst. Vorteilhafte Ausgestaltungen der Erfindung sind in weiteren Ansprüchen angegeben.

[0008] Diese Aufgabe wird bezüglich des Verfahrens der eingangs genannten Art erfindungsgemäss dadurch gelöst, dass der Lesespeicher aus wenigstens zwei Speicherbausteinen gebildet und je einzeln mit einer Steuerleitung selektierbar ist, dass beim Hochlauf des Prozessorsystems Teile des Betriebssystems von einem Lesespeicher in den Schreiblesespeicher kopiert wird, so dass in einem Block des einen Lesespeichers neu persistent zu speichernde Daten geschrieben werden können.

[0009] Auf diese Weise ist ein Verfahren geschaffen, dass einerseits die Nachführung von Daten und Programmteilen in einem Lesespeicher ohne Verwendung eines Massenspeichers wie z.B. eine Harddisk erlaubt und andererseits eine Leistungssteigerung ermöglicht, da die Zugriffszeiten auf Schreiblesespeicher kürzer sind als auf Flash-Prom-Speicherbausteine.

i) Dadurch dass

das Schreiben in einen Block des einen Lesespeichers durch eine Prozedur erfolgt, die selber in dem einen Lesespeicher resident ist, jedoch vor Ausführung in den Schreiblesespeicher kopiert wird;

ist sichergestellt, dass das Prozessorsystem durch keine Fehlmanipulation eines Anwenders selber die für den Hochlauf benötigten Programmteile löscht und dadurch wird verhindert, dass das Prozessorsystem nicht mehr startbar ist (Patentanspruch 4).

ii) Dadurch dass

dass häufig benutzte Teile des Betriebssystems in den zu kopierenden Teile des Betriebssystems enthalten sind;

ergibt sich eine wesentliche Leistungssteigerung des Prozessorsystems ohne dass für das gesamte Betriebssystem Schreiblesespeicher zur Verfügung gestellt werden muss. Dadurch können die Aufwendungen für ein solches Prozessorsystem reduziert werden (Patentanspruch 5).

iii) Dadurch dass

mittels einer Speicherverwaltungseinheit der für die Ausführung des Betriebssystems vorgesehene Speicherraum im Schreiblesespeicher und in einem Lesespeicher für nurlesenden Zugriff (ROM-Sect) konfiguriert ist; braucht es keine Eingriffe in das Betriebssystem, um Schreibzugriffe auf bestimmte Speicherbereiche auszuschliessen. (Patentanspruch 6).

iv) Dadurch dass

wenigstens ein Block des ersten Lesespeichers nicht löschar ist; ist die Verfügbarkeit des Prozessorsystems nicht beeinträchtigt, da so ein Hochlauf stets gesichert ist. (Patentanspruch 7).

**[0010]** Im Kontext persistente Speicherung von Daten gemäss der vorliegenden Erfindung werden unter dem Begriff Daten sowohl Programme, Treiber wie auch Konfigurationsdaten wie z.B. eine Registry und Benutzerdaten subsummiert.

**[0011]** Ausführungsbeispiele der Erfindung werden anhand einer Zeichnung näher erläutert. Dabei zeigen:

Figur 1 Speichieranordnung zur Durchführung des erfindungsgemässen Verfahrens;

Figur 2 Darstellung der verschiedenen Rücksetzarten;

Figur 3 Darstellung der Abhängigkeiten bei einem Update von Treibern oder Anwendungsprogrammen.

**[0012]** Figur 1 zeigt das Speicherlayout eines Prozessorsystems mit einen physischen Nurlesespeicherbereich, der adressmässig zwei aufeinanderfolgende Flash-Prom-Speicherbausteine Flash1 und Flash2 umfasst. Für die Ausführung der vorliegenden Erfindung ist es jedoch nicht zwingend, dass die Adressräume der beiden Flash-Prom-Speicherbausteine direkt aufeinanderfolgend sind, da dies mittels einer Speicherverwaltungseinheit (MMU Memory Management Unit) auch nachgebildet werden kann.

**[0013]** Die Auswahl der beiden Flash-Prom-Speicherbausteine Flash1 und Flash2 erfolgt über eine Steuerleitung CS1 bzw. CS2. Aufgrund der Adresse für einen Zugriff wird in einer Steuerlogik ein Signal für die betreffende Steuerleitung CS1, .. CS3 erzeugt. Für die Art des Zugriffs sind weitere Steuerleitungen wie z.B. RD (read) erforderlich, die nicht dargestellt sind. Jeder Flash-Prom-Speicherbaustein Flash1 bzw. Flash2 ist in n Speicherblöcke B11 .. B1n bzw. B21 .. B2n aufgeteilt. Nicht dargestellt sind die Leitungen für das Löschen eines Speicherblockes Bij, wobei i= 1, 2 und j= 1 .. n. Mit RAM3 ist ein Schreiblesespeicher dargestellt, der auch RAM-Speicher oder flüchtiger RAM-Speicher genannt wird. Die adressmässige Lage dieses RAM-Speichers RAM3 ist dabei unmittelbar an den zweiten Flash-Prom-Speicherbaustein Flash2 angrenzend, die Grösse dieses RAM-Speichers RAM3 richtet sich nach den Erfordernissen der Anwendung. Zur Ausführung der vorliegenden Erfindung ist es nicht erforderlich, dass der aus Flash-Prom-Speicherbaustein Flash2 - im folgenden nur Lesespeicher genannt - sowie aus dem Schreiblesespeicher RAM3 gebildete Adressraum zusammenhängend ist. Ein zusammenhängender Adressraum kann mittels der vorerwähnten Speicherverwaltungseinheit MMU nachgebildet werden. Dies ist auch deshalb möglich, falls ein Prozessor verwendet wird, bei dem die Ausführung des Codes unabhängig von der Lage des Codes im Adressraum ist, dies wird als sogenannter positionsunabhängiger Code bezeichnet.

**[0014]** Im ersten Flash-Prom-Speicherbaustein Flash1 sind in den Blöcken B11 .. B1n adressmässig absteigend beispielsweise folgende Teile enthalten:

B1n Persistentes Dateisystem  
B12 .. Betriebssystem + Kernel,  
B11 Boot Loader.

**[0015]** Je nach Funktionalität des Boot Loaders - ein Boot Loader ist ein Urprogramm zum Hochlauf des Prozessorsystems - können hierfür auch mehr als ein Block des ersten Lesespeichers Flash1 vorgesehen werden.

**[0016]** Im zweiten Lesespeicher Flash2 sind die weiteren Teile des Betriebssystems sowie der Anwendungsprogramme abgelegt; im folgenden wird für die persistente Speicherung von Daten kein Unterschied gemacht zwischen Betriebssystem und Anwendungsprogramm. Bei der Produktion (Build) des Betriebssystems ist darauf zu achten, dass der sogenannte Kernel wie auch häufig benutzte weitere Prozeduren und Bibliotheken - Bibliotheken sind sogenannte sogenannte Direct Link Libraries (.DLL) adressmässig so angelegt werden, dass sie im ersten Flash-Prom-Speicherbaustein zu liegen kommen. Beim Hochlauf des Prozessorsystems werden die vorgenannten Betriebssystemteile B12 .. in den RAM-Speicher kopiert und mittels einer Einstellung in der erwähnten Speicherverwaltung MMU des Prozessors wird dem Betriebssystem mitgeteilt, dass der Lesespeicher Flash2 zuzüglich des kopierten Bereiches im

RAM-Speicher (schraffiert dargestellt) als sogenannte ROM-Sektion zu behandeln ist. In einer solchen ROM-Sektion werden dann vom Betriebssystem keine Schreibzugriffe vorgenommen. Das Kopieren des vorgenannten Bereiches B12 .. hat zwei Vorteile:

- i) Das Betriebssystem benötigt selber keine Lesezugriffe mehr auf den ersten Flash-Prom-Speicherbaustein Flash1 auszuführen, dadurch können in diesem Speicherbaustein Updates vorgenommen werden, ohne dass für das Betriebssystem selber eine Verriegelung vorgenommen werden muss.
- ii) Die Zugriffszeiten auf den RAM-Speicher sind wesentlich kürzer als auf einen Flash-Prom-Speicherbaustein, so dass in der Regel keine Wartezyklen (Wait-States) erforderlich sind. Dadurch wird das Prozessorsystem mit dem erfindungsgemässen Verfahren zur Speicherung von persistenten Daten erheblich leistungsfähiger.

**[0017]** Für die Erläuterung des erfindungsgemässen Verfahrens zur persistenten Speicherung von Daten wird als Beispiel die sogenannte Registry herangezogen. Das ist eine Datenbank, in der die verfügbaren Anwendungen und Treiber für einen Benutzer einschliesslich seiner Rechte gespeichert sind. Es sind folgende Arten der Registry zu unterscheiden:

- i) Default Registry, im Betriebssystem (Image) abgelegt;
- ii) Persistente Registry in einem speziellen Bereich im ersten Lesespeicher Flash1 abgelegt;
- iii) Aktive Registry, die für einen Benutzer momentan aktive Registry, im RAM-Speicher abgelegt; nach einem erfolgreichen Anmelden eines Benutzers wird eine persistente Registry in den Schreiblesespeicher RAM3 kopiert und wird dadurch zur aktiven Registry.

**[0018]** Anhand der Figur 2 werden die verschiedenen Rücksetzarten und die Auswirkungen auf in Flash-Prom-Speicherbausteinen gespeicherte Daten erläutert. Abhängig von der Art der durch den Anwender ausgelösten Hardware-Resets folgende in Tabelle 1 dargestellte drei Fälle auf:

Tabelle 1

Bezeichnung	Auswirkung
HR1 Warmstart	Persistente Registry wird nicht geladen.
HR2 Kaltstart	Persistente Registry wird geladen.
HR3 Factory-Reset	Persistente Registry wird gelöscht.

**[0019]** Die Angabe "laden" beinhaltet das Kopieren von einem Block B1j ( $j = 1, \dots, n$ ) des ersten Lesespeichers Flash1 in den Schreiblesespeicher RAM3, so dass dort dadurch eine aktive Registry angelegt ist. Bei einem Software-Reset, der durch den Benutzer über das "Startmenü" ausgelöst wird, bleibt die aktive Registry erhalten. Bei einem Warmstart wird die persistente Registry deshalb nicht geladen, weil sie gegenüber der persistenten Registry einen aktuelleren Stand aufweist.

**[0020]** Die Feststellung, ob eine Registry noch im RAM-Speicher als aktive Registry oder im Flash-Prom-Speicher Flash1 als persistente Registry noch vorhanden ist, erfolgt über eine sogenannte Magic-Number, die an einer bestimmten Stelle der Registry selber eingetragen ist. Da die persistente Registry in einem Block des ersten Flash-Prom-Speicherbausteins enthalten ist, kann dadurch festgestellt werden, ob sich diese Registry in einem gelöschten Block befindet, da nach einem Löschen eines Blockes dieser nur binäre Einsen "1" oder in hexadezimaler Darstellung den Wert 0FFH enthält.

**[0021]** In der Figur 3 sind die durch Betriebssystem und Installation erfolgenden Interaktionen dargestellt, die bei einem Update eines Treibers oder eines Anwendungsprogramms auftreten. Zur Installation eines Treibers wird dieser selbst in einem Block des ersten Lesespeichers Flash1 eingetragen. Dabei ist zusätzlich ein Eintrag in die aktive Registry erforderlich, die sich im Schreiblesespeicher RAM3 befindet. Die Installation eines Programms erfolgt auf die gleiche Weise, unterschiedlich zur Treiber Installation können noch zusätzliche Dateien erforderlich sein, die ebenfalls im ersten Lesespeicher Flash1 eingetragen werden.

**[0022]** Für das Beschreiben eines Blockes in einem Flash-Prom-Speicherbaustein ist der Zugriff auf den betreffenden Baustein so zu verriegeln, dass in dieser Zeit des Schreibens kein anderer Prozess einen lesenden Zugriff auf den gleichen Baustein unternimmt. Dazu muss mittels einer Dienstroutine -auch Prozedur - genannt, die vom Betriebssystem aufgerufen wird, das Interruptsystem gesperrt werden. Auf die gleiche Weise erfolgt auch ein Zurückschreiben einer aktiven Registry in den ersten Lesespeicher Flash1, die in diesem dann als persistente Registry abgelegt wird. Dies erfolgt entweder beim Abmelden eines Benutzers (logout) oder auf eine gezielte Interaktion eines Benutzers mit Menüs der Art: "save Registry" oder "save user data", usw.

**[0023]** Das mit "Boot loader" bezeichnete Programm muss so ausgeführt sein, dass es sich selber gegen das Löschen des eigenen Blockes schützt. Vorteilhafterweise sind die Prozeduren zum Löschen und Beschreiben von Blöcken des Lesespeichers ebenfalls Teil des sogenannten "Boot loaders", jedoch muss dieser Teil für die Ausführung ebenfalls in den Schreiblesespeicher RAM3 kopiert werden, um keine Kollision mit dem quasigleichzeitigen schreibenden und lesenden Zugriff auf den ersten Lesespeicher Flash1 zu erzeugen. Fetch-Zyklen sind auf der Ebene der Speicherbausteine Lesezyklen.

**[0024]** Das erfindungsgemässe Verfahren ist auch für mehr als zwei Lesespeicher anwendbar. In einer weiteren Ausführungsform ist es auch möglich, das Betriebssystem- und die Anwendungsprogramme insgesamt auf einem Schreiblesespeicher auszulagern um dadurch eine höhere Performance des Prozessorsystems zu erreichen und mittels eines Journallings gezielt einzelne Blöcke des Lesespeichers aktualisieren zu können. Das Journalling ist notwendig, um bei einem nicht vorhergesehenen Abbruch der Aktualisierung, den vorhergehenden Zustand wiederherstellen zu können.

## Bezugszeichenliste

**[0025]**

App	Anwendungsprogramm, Applikation
B11 ..B1n	Blöcke des ersten Flash-Prom-Speicherbausteins Flash1
B12 .. B2n	Blöcke des zweiten Flash-Prom-Speicherbausteins Flash2
CS1	Steuerleitung zur Auswahl des ersten Flash-Prom-Speicherbausteins Flash1, Chip Select 1
CS2	Steuerleitung zur Auswahl des zweiten Flash-Prom-Speicherbausteins Flash2, Chip Select 2
CS3	Steuerleitung zur Auswahl eines Schreib/Lesespeichers RAM3, Chip Select 3
Drv	Software-Treiber, Driver
Fil	Dateisystem
HR	Hardware-Reset
HR1	Warmstart
HR2	Kaltstart
HR3	Factory-Reset
Flash1	Erster Flash-Prom-Speicherbaustein, Lesespeicher
Flash2	Zweiter Flash-Prom-Speicherbaustein, Lesespeicher
Inst	Installation eines Treibers oder eines Anwendungsprogramms
R	Rücksetzen, Reset
RAM3	Schreiblesespeicher, flüchtiger RAM-Speicher
Reg	Registry
SR	Software-Reset

## Patentansprüche

- Verfahren zur persistenten Speicherung von Daten in einem Prozessorsystem, das einen Prozessor und einen Speicher enthält, der in einen flüchtigen Schreiblesespeicher (RAM3) und einen nichtflüchtigen Lesespeicher (Flash1, Flash2) gegliedert ist, wobei der Lesespeicher (Flash1, Flash2) in Blöcke (Bi1, ..., Bin) organisiert ist, die einzeln gelöscht und nachfolgend einzeln persistent beschrieben werden können und wobei im Lesespeicher (Flash1, Flash2) ein Betriebssystem gespeichert ist,  
**dadurch gekennzeichnet, dass**  
der Lesespeicher (Flash1, Flash2) aus wenigstens zwei Speicherbausteinen (Flash1, Flash2) gebildet und je einzeln mit einer Steuerleitung (CS1, CS2) selektierbar ist, dass beim Hochlauf des Prozessorsystems Teile des Betriebssystems von einem Lesespeicher (Flash1) in den Schreiblesespeicher (RAM3) kopiert wird, so dass in einem Block (Bij) des einen Lesespeichers (Flash1) neu persistent zu speichernde Daten geschrieben werden können.
- Verfahren nach Anspruch 1,  
**dadurch gekennzeichnet, dass**  
der in den flüchtigen Schreiblesespeicher (RAM3) und den nichtflüchtigen Lesespeicher (Flash1, Flash2) gegliederte Speicher adressmässig zusammenhängend ist.
- Verfahren nach Anspruch 1 oder 2,

**dadurch gekennzeichnet, dass**

das Schreiben in einen Block (B1j) des einen Lesespeichers (Flash1) so verriegelt ist, dass während dem Beschreiben kein anderer Prozess einen lesenden Zugriff auf diesen einen Lesespeicher (Flash1) ausführen kann.

- 5 4. Verfahren nach Anspruch 3,  
**dadurch gekennzeichnet, dass**  
das Schreiben in einen Block (B1j) des einen Lesespeichers (Flash1) durch eine Prozedur erfolgt, die selber in  
diesem einen Lesespeicher (Flash1) resident ist, jedoch vor Ausführung in den Schreiblesespeicher (RAM3) ko-  
piert wird.
- 10 5. Verfahren nach einem der Ansprüche 1 bis 4,  
**dadurch gekennzeichnet, dass**  
dass häufig benutzte Teile des Betriebssystems in den zu kopierenden Teile des Betriebssystems enthalten sind.
- 15 6. Verfahren nach einem der Ansprüche 1 bis 5,  
**dadurch gekennzeichnet, dass**  
mittels einer Speicherverwaltungseinheit der für die Ausführung des Betriebssystems vorgesehene Speicherraum  
im Schreiblesespeicher (RAM) und in einem Lesespeicher (Flash2) für nurlesenden Zugriff (ROM-Sect) konfigu-  
riert ist.
- 20 7. Verfahren nach einem der Ansprüche 1 bis 6,  
**dadurch gekennzeichnet, dass**  
wenigstens ein Block (B11) des einen Lesespeichers (Flash1) nicht löschar ist.
- 25
- 30
- 35
- 40
- 45
- 50
- 55

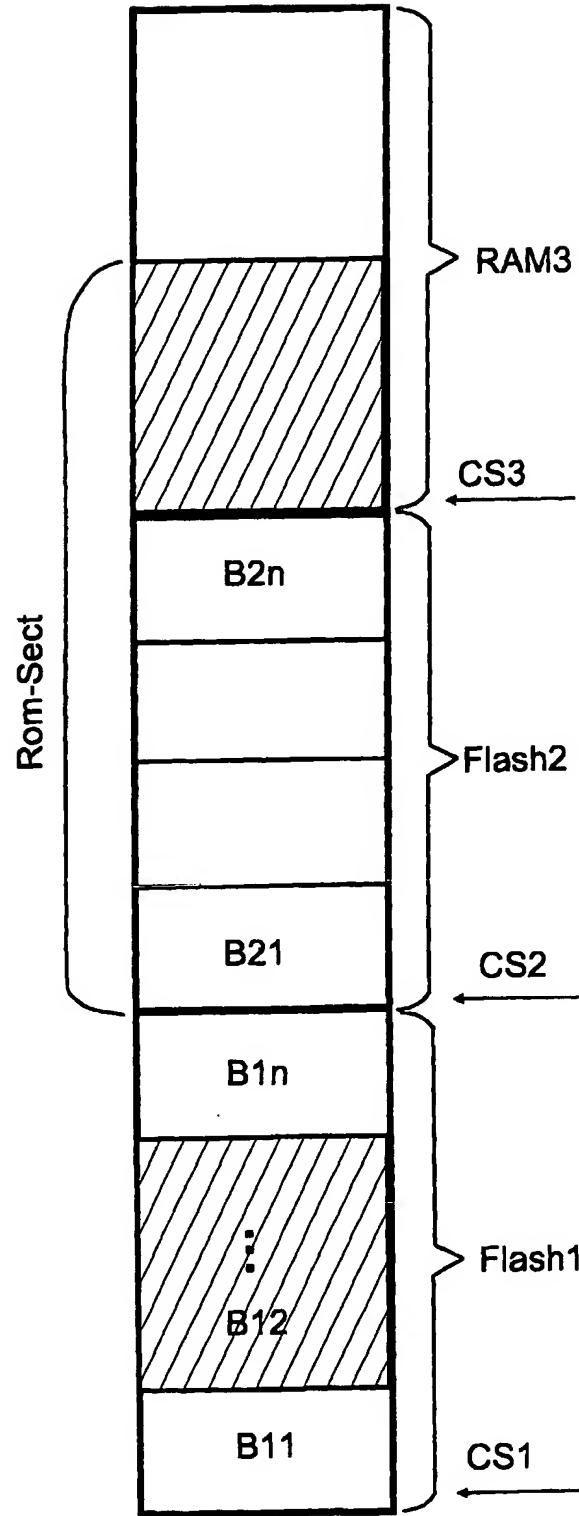


Fig. 1



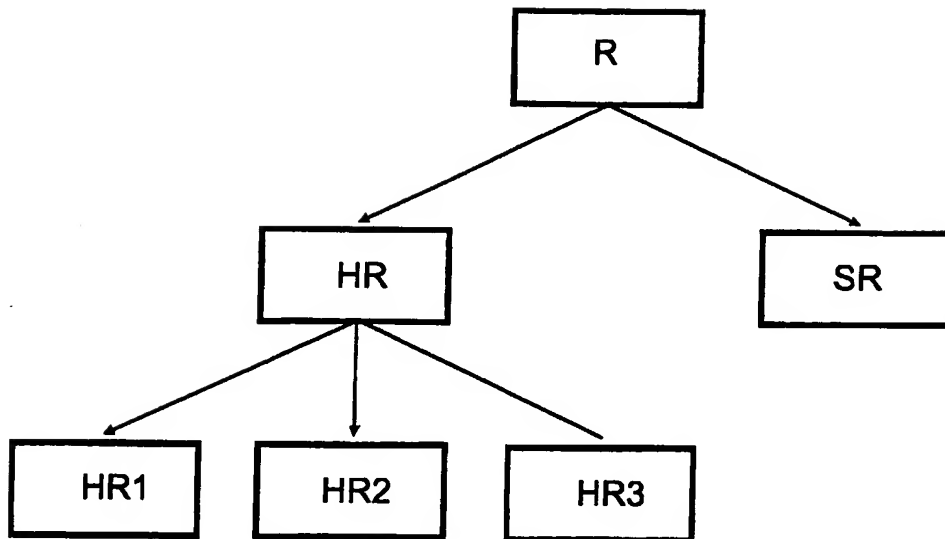


Fig. 2

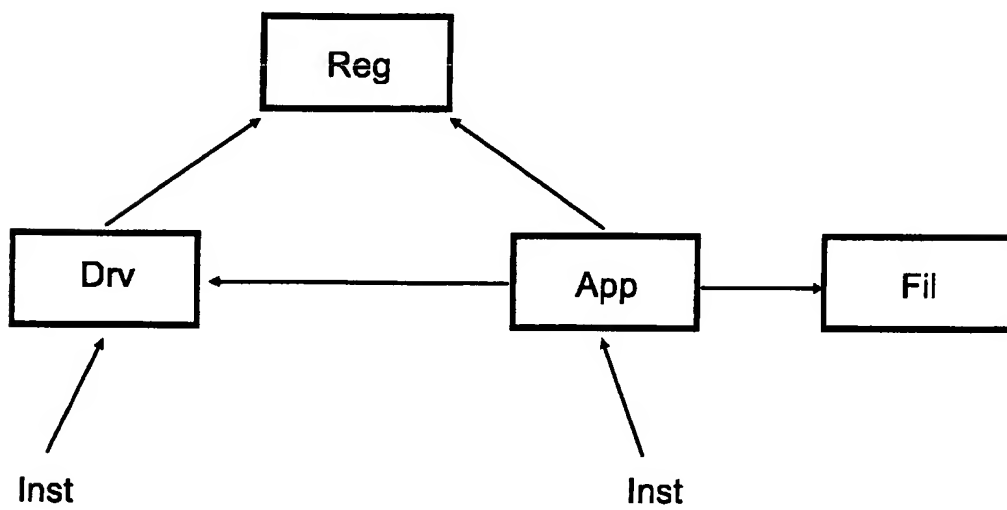


Fig. 3



Europäisches  
Patentamt

# EUROPÄISCHER RECHERCHENBERICHT

Nummer der Anmeldung  
EP 01 12 4655

EINSCHLÄGIGE DOKUMENTE			
Kategorie	Kennzeichnung des Dokuments mit Angabe, soweit erforderlich, der maßgeblichen Teile	Betrifft Anspruch	KLASSIFIKATION DER ANMELDUNG (Int.Cl.7)
Y	EP 0 500 973 A (SIEMENS AG) 2. September 1992 (1992-09-02) * Spalte 2, Zeile 11 - Spalte 33 * * Spalte 3, Zeile 26 - Spalte 4, Zeile 20 * * * Spalte 5, Zeile 39 - Zeile 41; Abbildungen 1,4 * ---	1	G06F12/06 G06F9/445
Y	EP 0 834 812 A (CUMMINS ENGINE CO INC) 8. April 1998 (1998-04-08) * Spalte 6, Zeile 38 - Spalte 7, Zeile 31; Abbildung 2 * -----	1	
			RECHERCHIERTE SACHGEBIETE (Int.Cl.7)
			G06F
Der vorliegende Recherchenbericht wurde für alle Patentansprüche erstellt			
Recherchenort <b>DEN HAAG</b>		Abschlußdatum der Recherche <b>22. März 2002</b>	Prüfer <b>Ledrut, P</b>
KATEGORIE DER GENANNTEN DOKUMENTE X : von besonderer Bedeutung allein betrachtet Y : von besonderer Bedeutung in Verbindung mit einer anderen Veröffentlichung derselben Kategorie A : technologischer Hintergrund O : nichtschriftliche Offenbarung P : Zwischenliteratur		T : der Erfindung zugrunde liegende Theorien oder Grundsätze E : älteres Patentdokument, das jedoch erst am oder nach dem Anmeldedatum veröffentlicht worden ist D : in der Anmeldung angeführtes Dokument L : aus anderen Gründen angeführtes Dokument & : Mitglied der gleichen Patentfamilie, übereinstimmendes Dokument	

EPO FORM 1503 03.82 (P04C03)

**ANHANG ZUM EUROPÄISCHEN RECHERCHENBERICHT  
 ÜBER DIE EUROPÄISCHE PATENTANMELDUNG NR.**

EP 01 12 4655

In diesem Anhang sind die Mitglieder der Patentfamilien der im obengenannten europäischen Recherchenbericht angeführten Patentdokumente angegeben.

Die Angaben über die Familienmitglieder entsprechen dem Stand der Datei des Europäischen Patentamts am  
 Diese Angaben dienen nur zur Unterrichtung und erfolgen ohne Gewähr.

22-03-2002

Im Recherchenbericht angeführtes Patentdokument		Datum der Veröffentlichung	Mitglied(er) der Patentfamilie		Datum der Veröffentlichung
EP 0500973	A	02-09-1992	EP	0500973 A1	02-09-1992
			DE	59109125 D1	10-06-1999
			JP	2646448 B2	27-08-1997
			JP	5197541 A	06-08-1993
			US	5257380 A	26-10-1993
EP 0834812	A	08-04-1998	EP	0834812 A1	08-04-1998
			JP	10207768 A	07-08-1998
			US	6272587 B1	07-08-2001

EPO FORM P0481

Für nähere Einzelheiten zu diesem Anhang : siehe Amtsblatt des Europäischen Patentamts, Nr.12/82